

# Mikroprocesorowy system laboratoryjny

## Schematy blokowe i ideowe

Maciej Dzieaniakowski  
Grzegorz Wrona

wersja 1.03

<b>Stanowisko laboratoryjne</b>	<b>3</b>
<i>Opis stanowiska</i>	<b>3</b>
<i>Oprogramowanie</i>	<b>3</b>
<b>System mikroprocesorowy</b>	<b>4</b>
<b>Schematy blokowe i ideowe systemu</b>	<b>5</b>
<i>Schemat funkcjonalny systemu</i>	<b>5</b>
<i>Blok 1: układ procesora</i>	<b>7</b>
<i>Blok 3: ekspander I<sup>2</sup>C</i>	<b>9</b>
<i>Blok 4: filtry PWM</i>	<b>11</b>
<i>Blok 5: rozszerzenia GPIO</i>	<b>13</b>
<i>Blok 6: układy analogowe</i>	<b>15</b>
<i>Blok 7: wejścia dwustanowe</i>	<b>17</b>
<i>Blok 8: UART/RS232/LIN</i>	<b>19</b>
<i>Blok 9: rozszerzenia sprzętowe</i>	<b>21</b>
<i>Punkty testowe</i>	<b>24</b>
<i>Legenda</i>	<b>26</b>

**Stanowisko laboratoryjne****Opis stanowiska**

Dydaktyczne stanowisko laboratoryjne obejmuje:

- system mikroprocesorowy
- FET debugger
- komputer PC z oprogramowaniem
  - IDE - IAR Embedded Workbench
  - EDA - Proteus 8
- oscyloskop
- generator funkcyjny
- połączenie z innymi stanowiskami – UART/RS232/LIN

Widok stanowiska  
laboratoryjnego

**Oprogramowanie**

IDE  
(Integrated Development  
Environment)

Podstawowym narzędziem programistycznym jest IDE *IAR Embedded Workbench®* for MSP430 f-my IAR Systems. Oprogramowanie IDE zawiera wszystkie niezbędne składniki programistyczne, w tym kompletny symulator mikrokontrolera. Łącznie z FET umożliwia pełną emulację  $\mu C$  w czasie rzeczywistym.

Program jest zainstalowany na komputerach laboratoryjnych oraz można go pobrać ze strony producenta.

EDA  
(Electronic Design  
Automation)

Oddzielnym programem narzędziowym jest program EDA *Proteus8* f-my Labcenter Electronics Ltd. Jest to aplikacja do modelowania systemów i symulacji obwodów. Pakiet łączy symulację obwodów cyfrowo-analogowych, animowane komponenty (np. oscyloskop, generator) i modele mikroprocesorów, umożliwiając symulację projektów opartych na mikrokontrolerach. *Proteus* ma również możliwość symulowania interakcji między oprogramowaniem działającym na mikrokontrolerze, a dowolną podłączoną do niego elektroniką analogową lub cyfrową. Symuluje porty wejścia/wyjścia, przerwania, liczniki czasu, USART i wszystkie inne urządzenia peryferyjne obecne w obsługiwanym procesorze.

Program jest zainstalowany na komputerach laboratoryjnych oraz jest dostępny zdalnie na tych komputerach.

## System mikroprocesorowy

System mikroprocesorowy oparty jest obecnie o mikrokontroler rodziny MSP430 firmy Texas Instruments i zawiera wszystkie niezbędne peryferia umożliwiające współpracę z otoczeniem zewnętrznym. W tym interfejsy komunikacyjne (UART, I<sup>2</sup>C, SPI, RS232, LIN) oraz gniazda rozszerzeń *mikroBUS* zapewniające dołączenie dowolnych układów peryferyjnych.

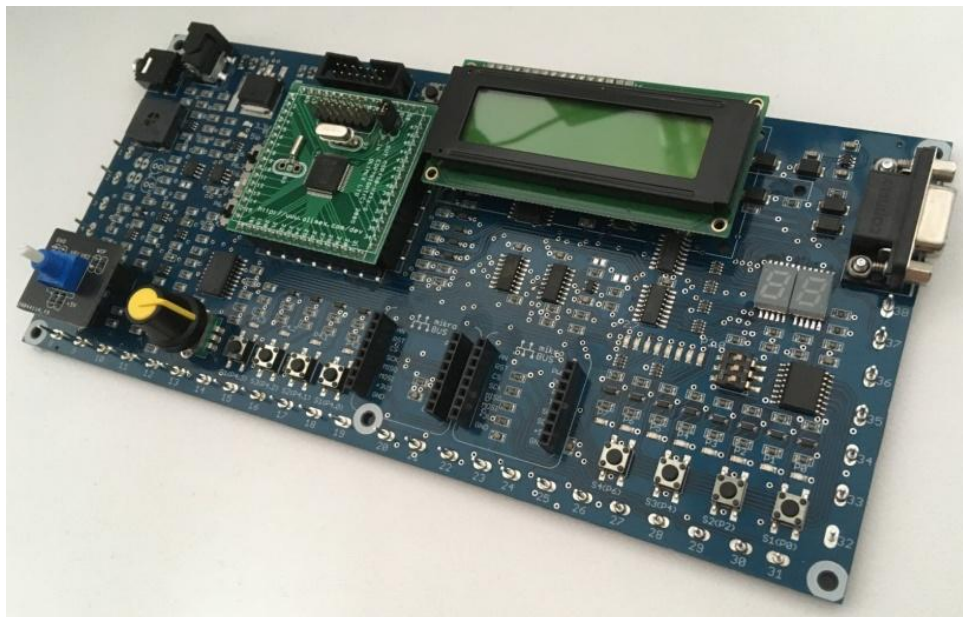
System komunikuje się z komputerem nadrzędnym i oprogramowaniem IDE poprzez FET programmer/debugger, korzystając ze standardowego łącza JTAG. FET umożliwia programowanie i debugging w czasie rzeczywistym.

Konstrukcyjnie system składa się z dwu płytek drukowanych. Obie tworzą dziewięć bloków funkcjonalnych:

1. układ procesora
2. zasilacz
3. ekspander I<sup>2</sup>C
4. filtry PWM
5. rozszerzenia GPIO
6. układy analogowe
7. wejścia dwustanowe
8. UART/RS232/LIN
9. rozszerzenia sprzętowe

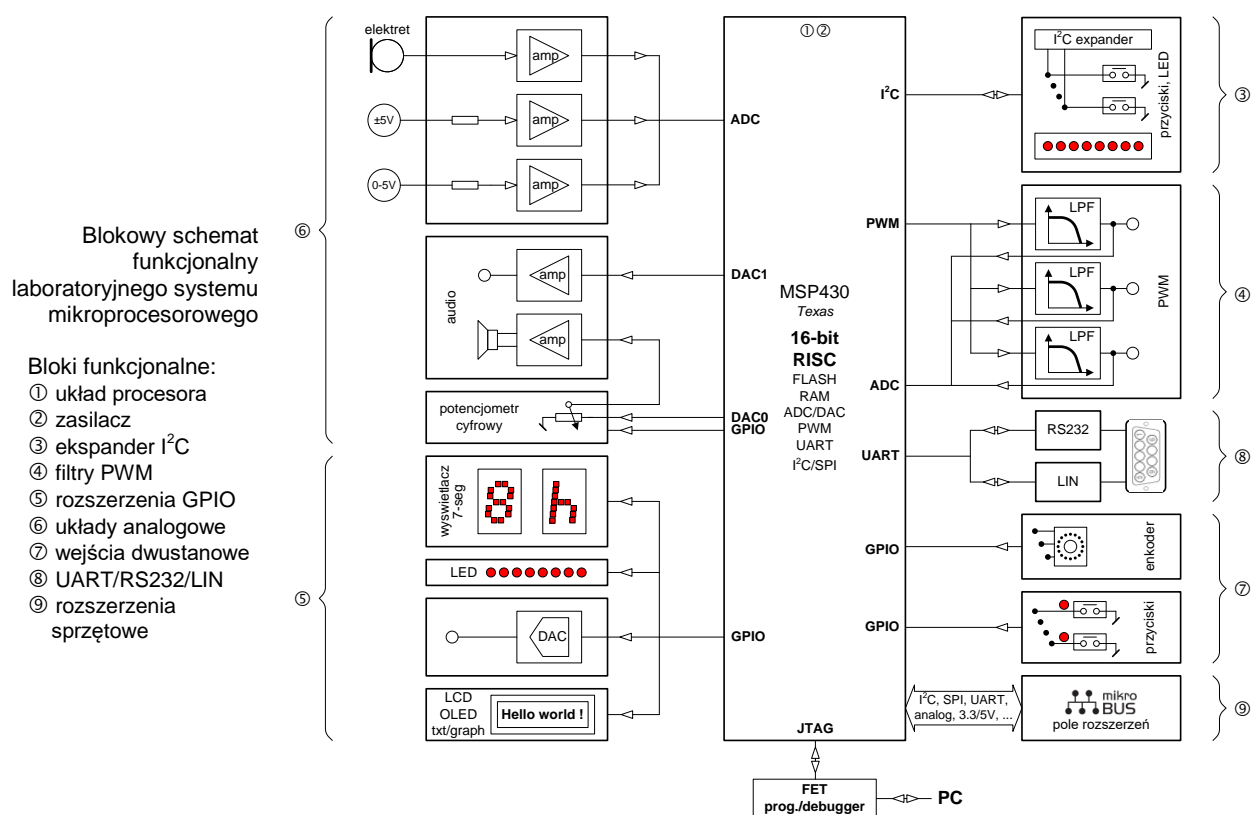
Wyodrębniona płytka układu procesora jest wymienna. Możliwe jest zastosowanie dowolnego procesora umieszczonego na standardowej dla systemu płycie PCB. Pozostałe osiem funkcjonalności realizowane są przez układy ulokowane na płycie głównej.

Laboratoryjny system  
mikroprocesorowy

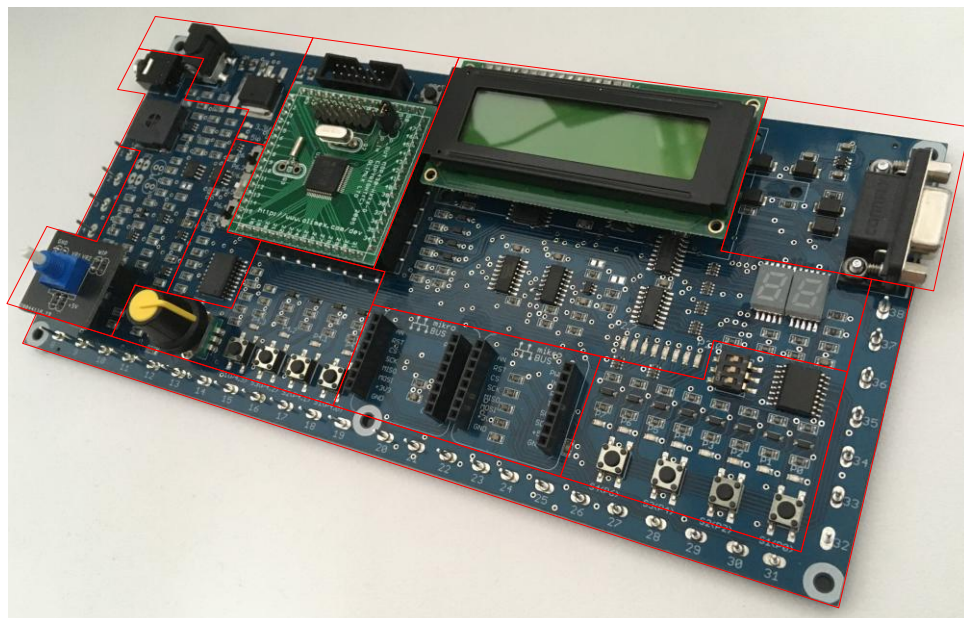


## Schematy blokowe i ideowe systemu

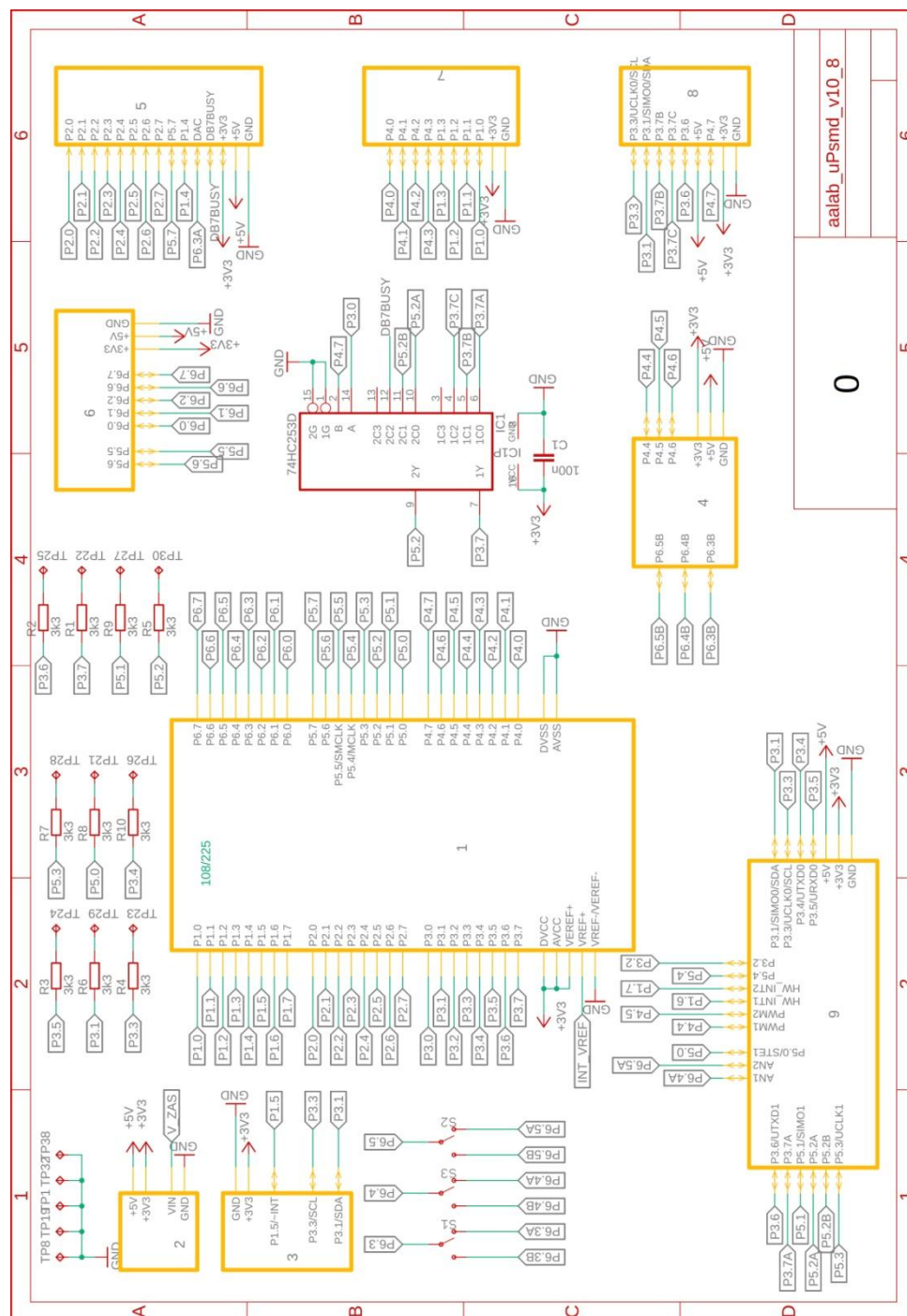
## Schemat funkcjonalny systemu



Granice bloków na płycie głównej systemu mikroprocesorowego

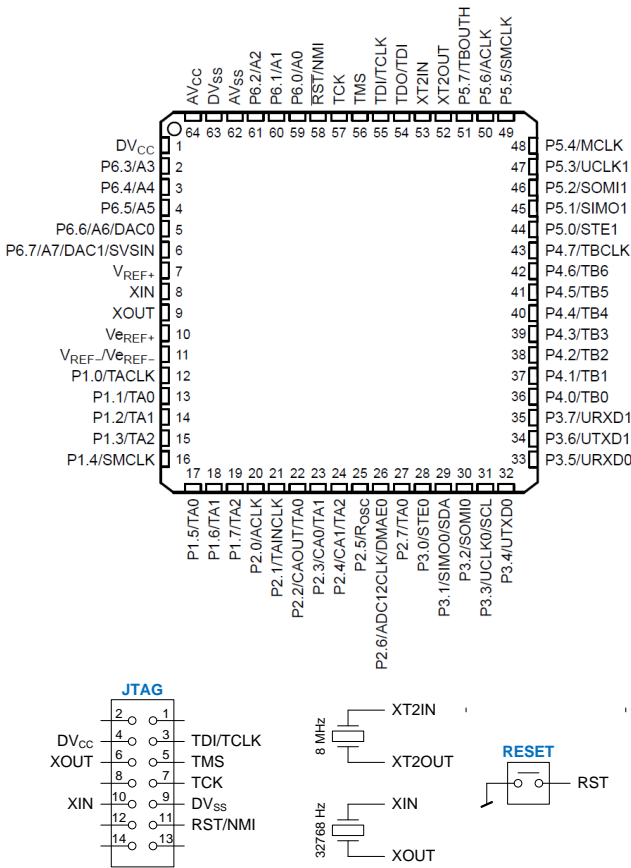




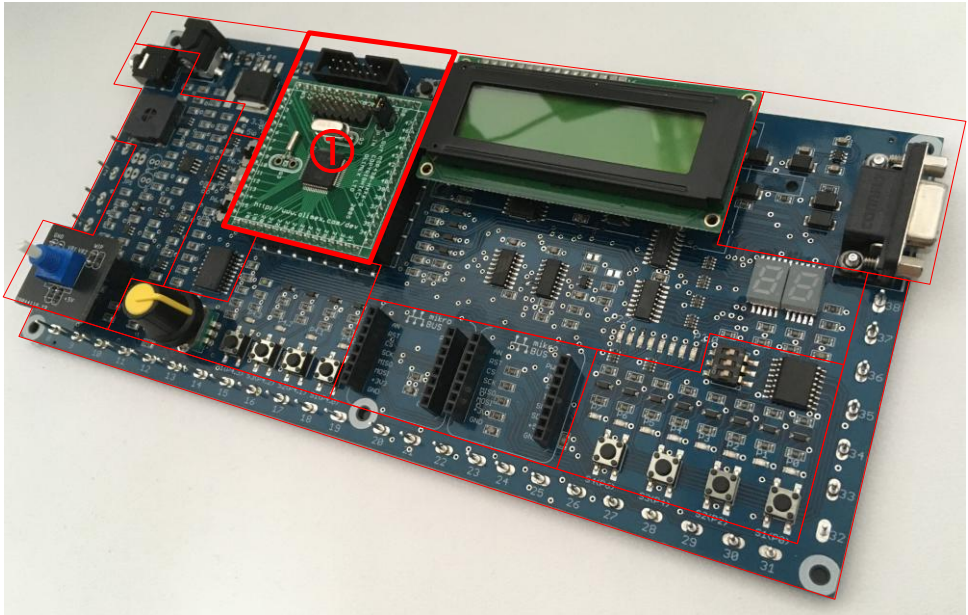
Schemat złożeniowy  
systemu  
mikroprocesorowego

Blok 1: układ procesora

Blok 1:  
schemat blokowo-ideowy



Blok 1: położenie na płycie  
głównej systemu



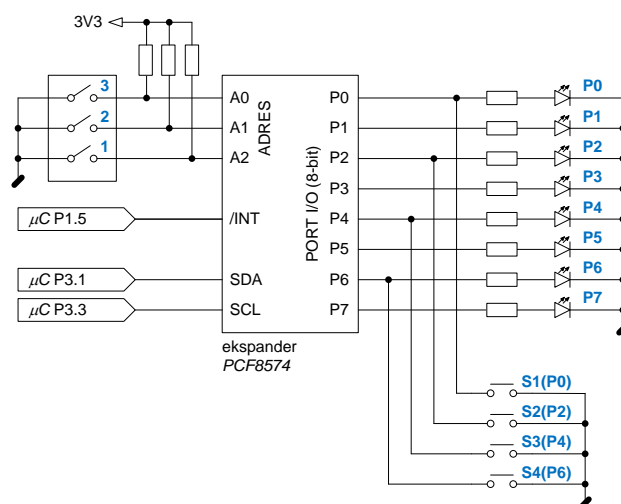
Laboratorium  
Technika Mikroprocesorowa



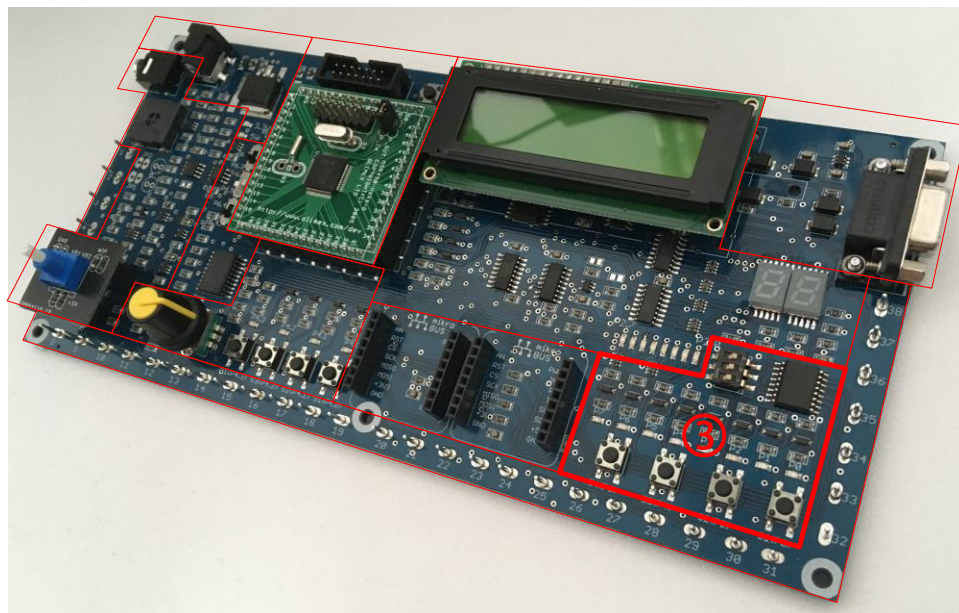


Blok 3: ekspander I<sup>2</sup>C

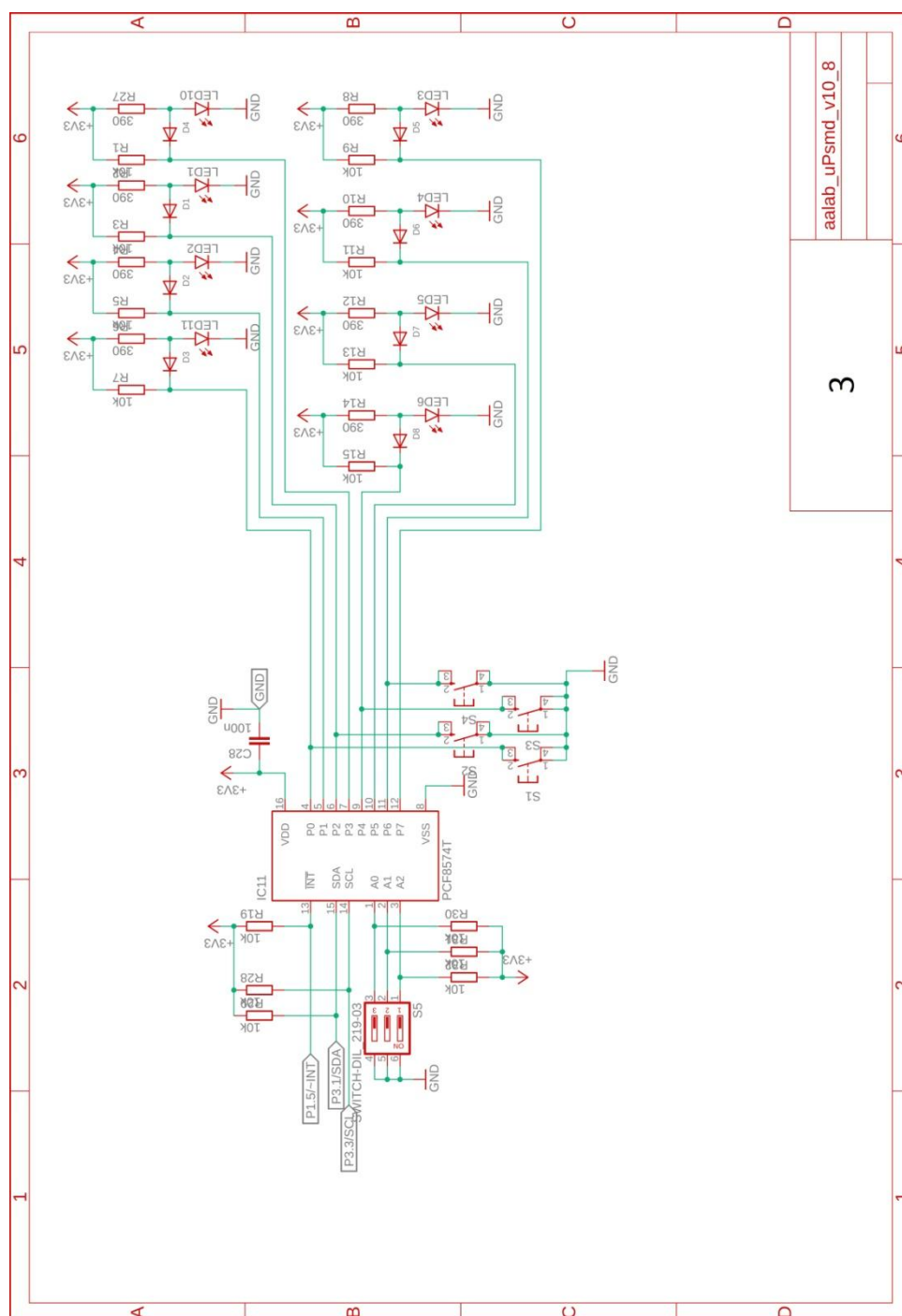
Blok 3: schemat blokowy



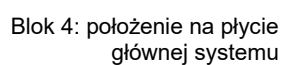
Blok 3: położenie na płycie głównej systemu



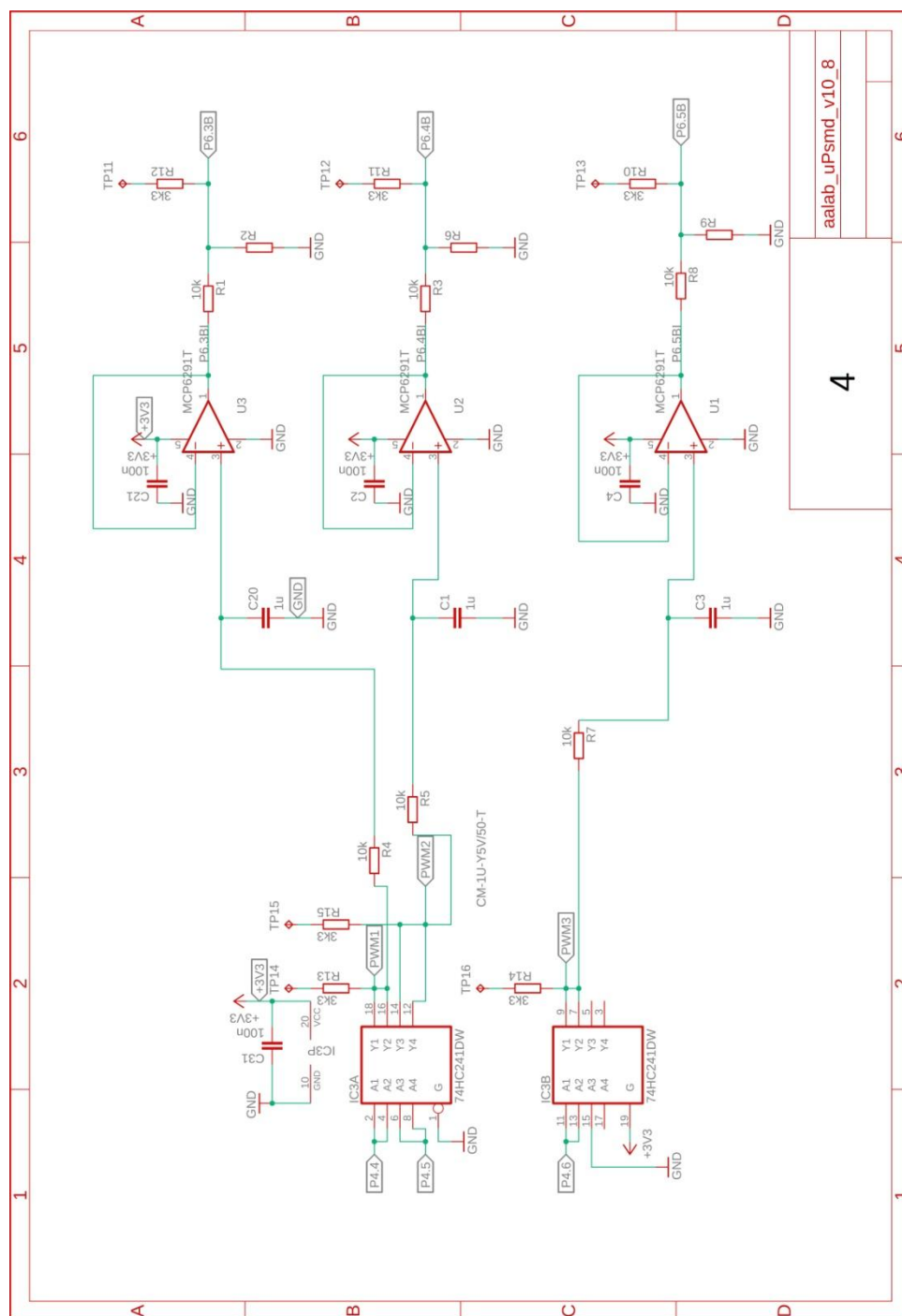
Blok 3: schemat ideowy



## Blok 4: filtry PWM

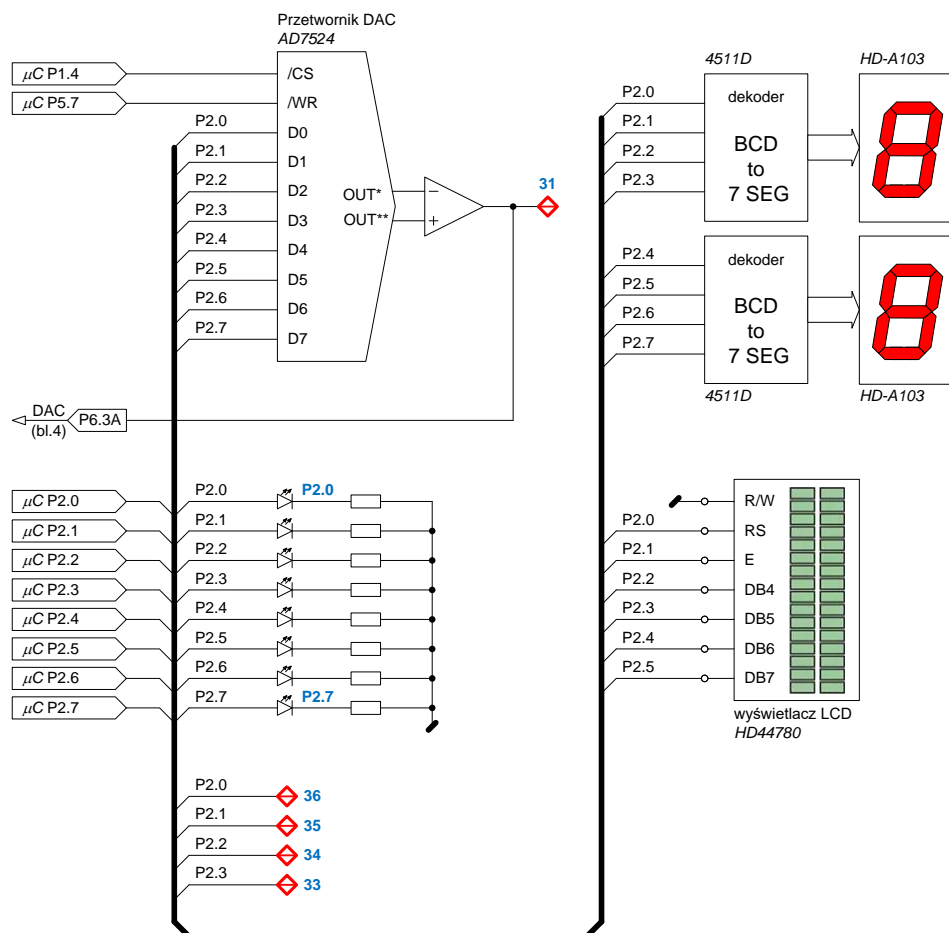


Blok 4: schemat ideowy

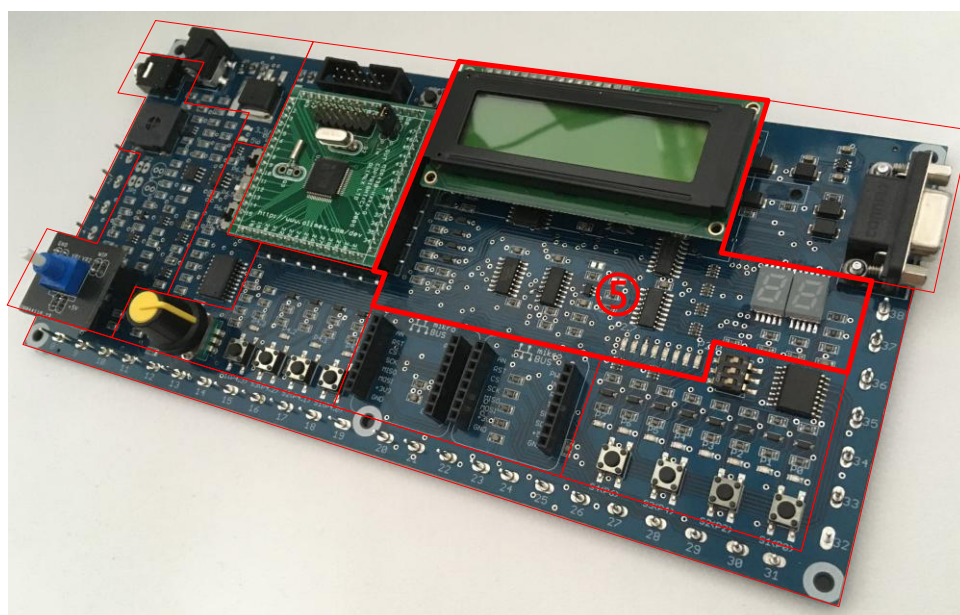


## Blok 5: rozszerzenia GPIO

Blok 5: schemat blokowy

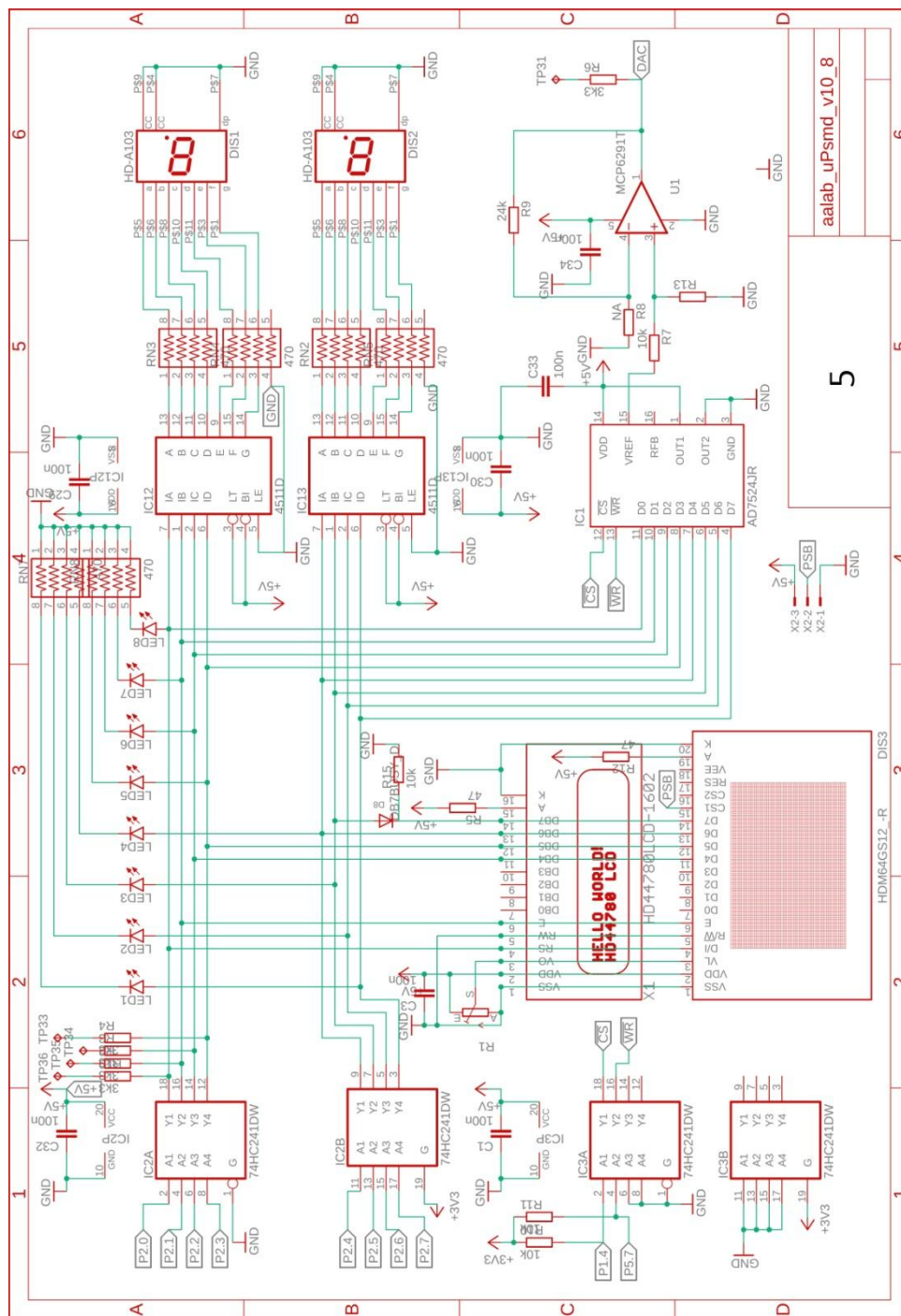


Blok 5: położenie na płycie głównej systemu



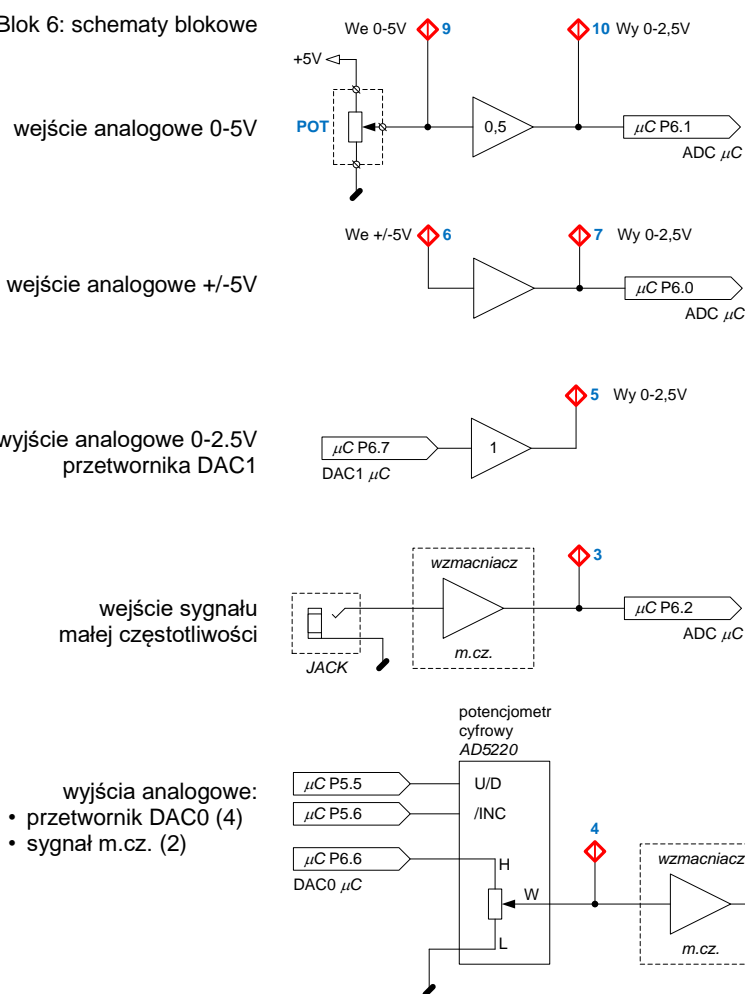


Blok 5: schemat ideowy

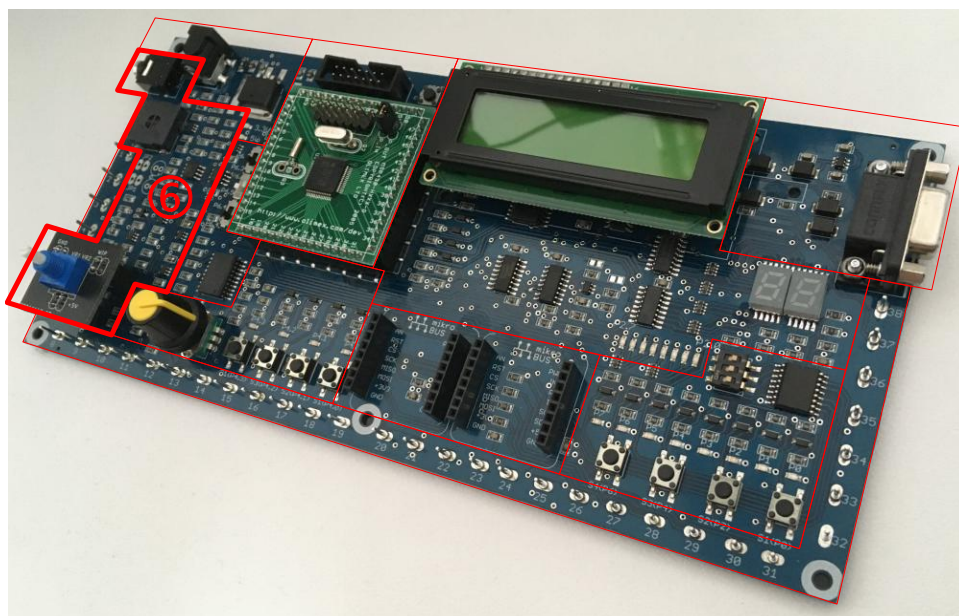


## Blok 6: układy analogowe

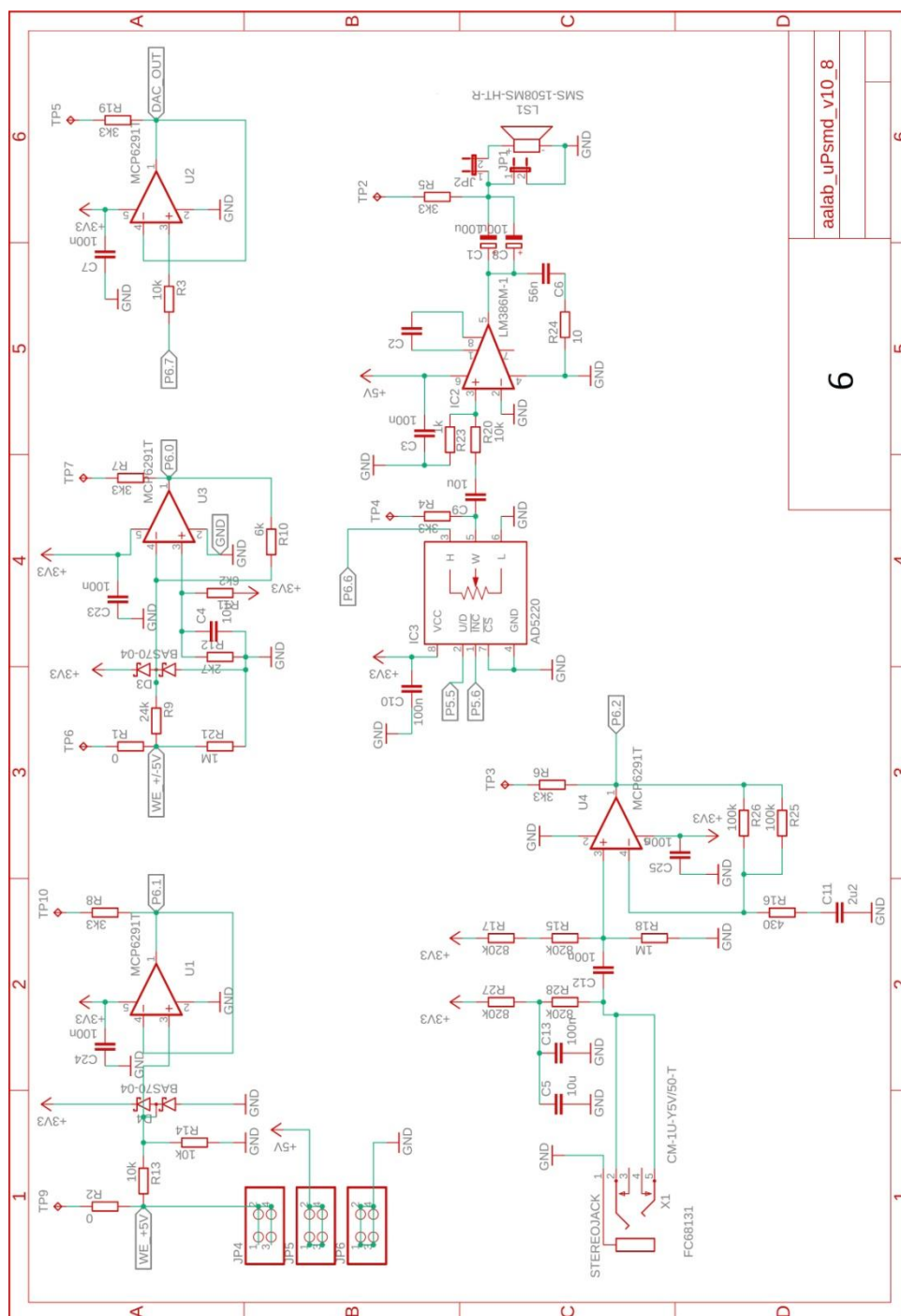
## Blok 6: schematy blokowe



Blok 6: położenie na płycie głównej systemu

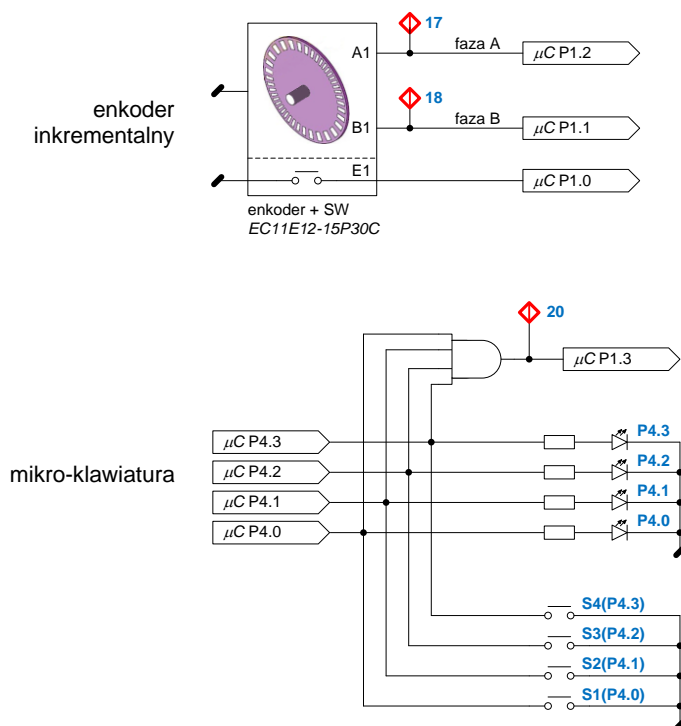


Blok 6: schemat ideowy

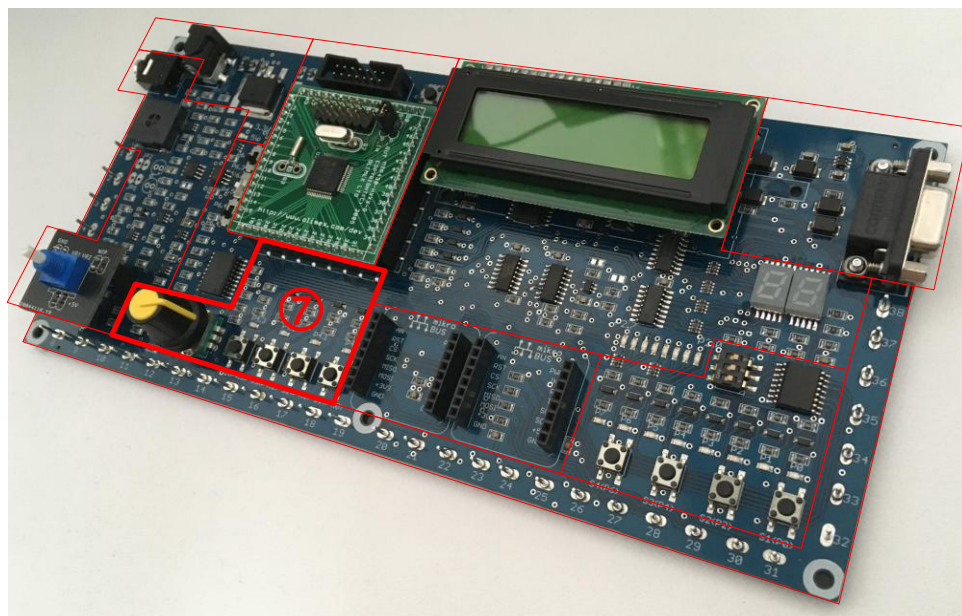


**Blok 7: wejścia dwustanowe**

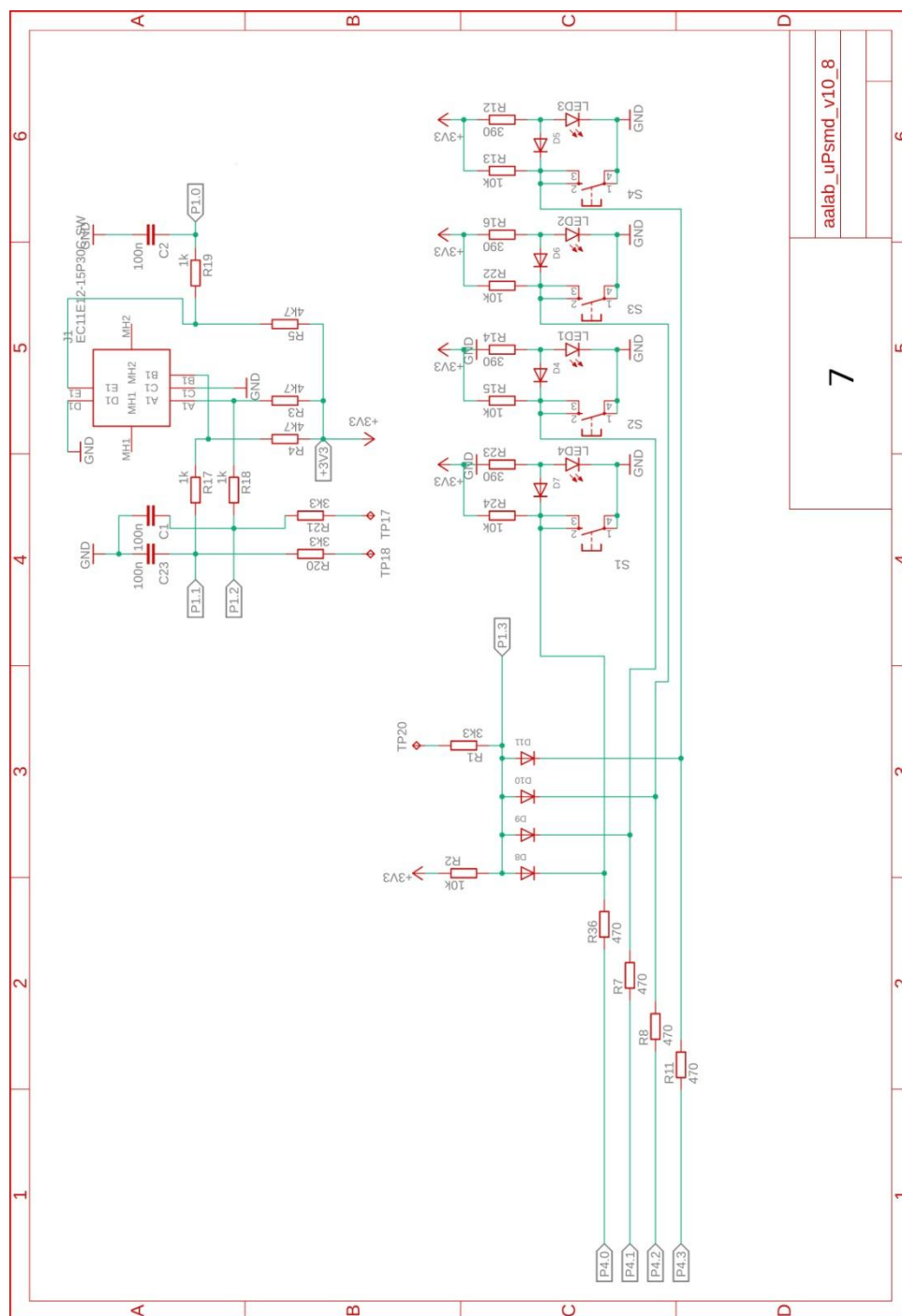
Blok 7: schematy blokowe



Blok 7: położenie na płycie głównej systemu



aalab\_uPsmv\_v10\_8

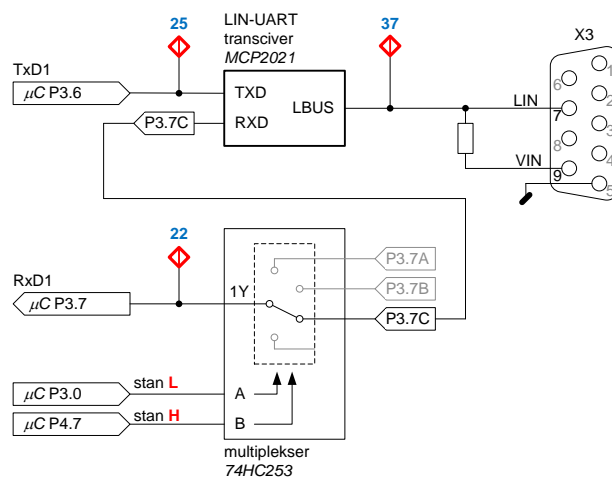




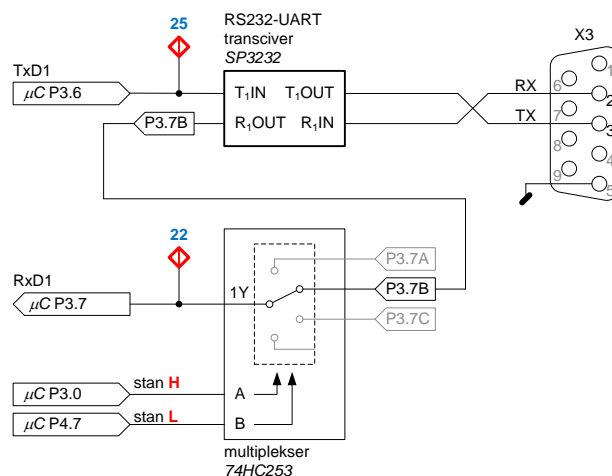
**Blok 8: UART/RS232/LIN**

Blok 8: schematy blokowe

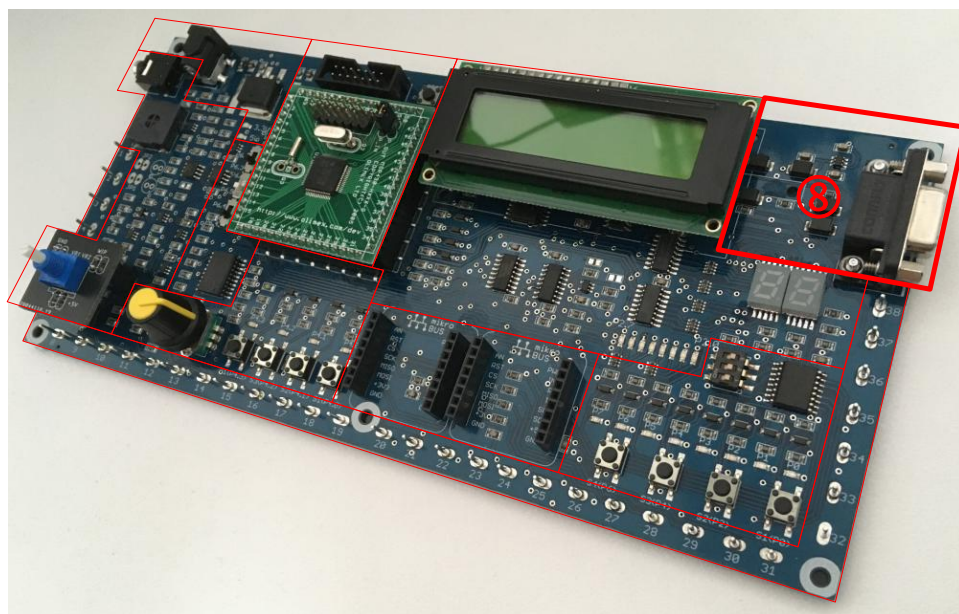
konwersja UART-LIN



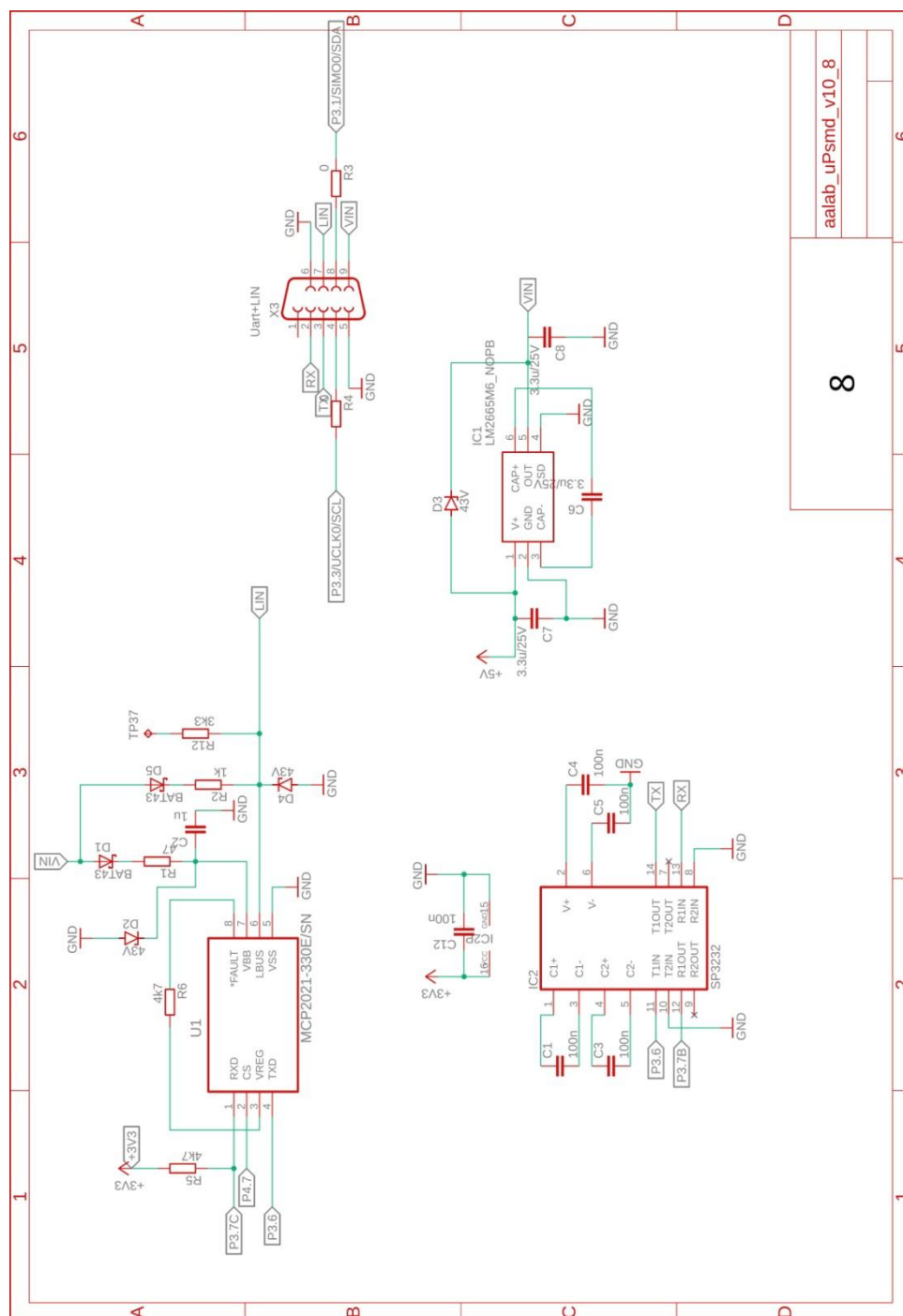
konwersja UART-RS232



Blok 8: położenie na płycie głównej systemu



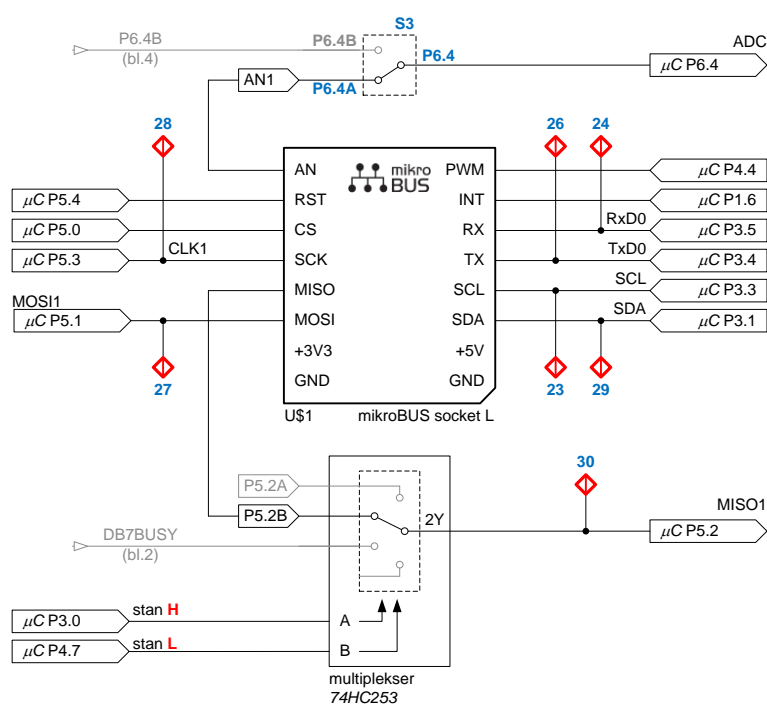
aalab\_uPsmv\_v10\_8



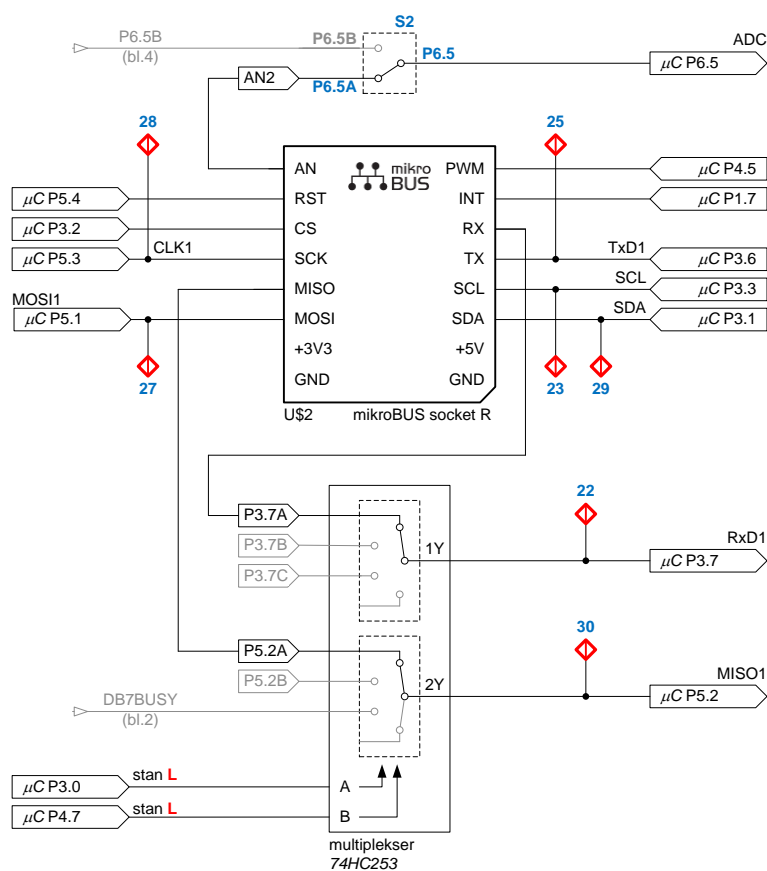
## Blok 9: rozszerzenia sprzętowe

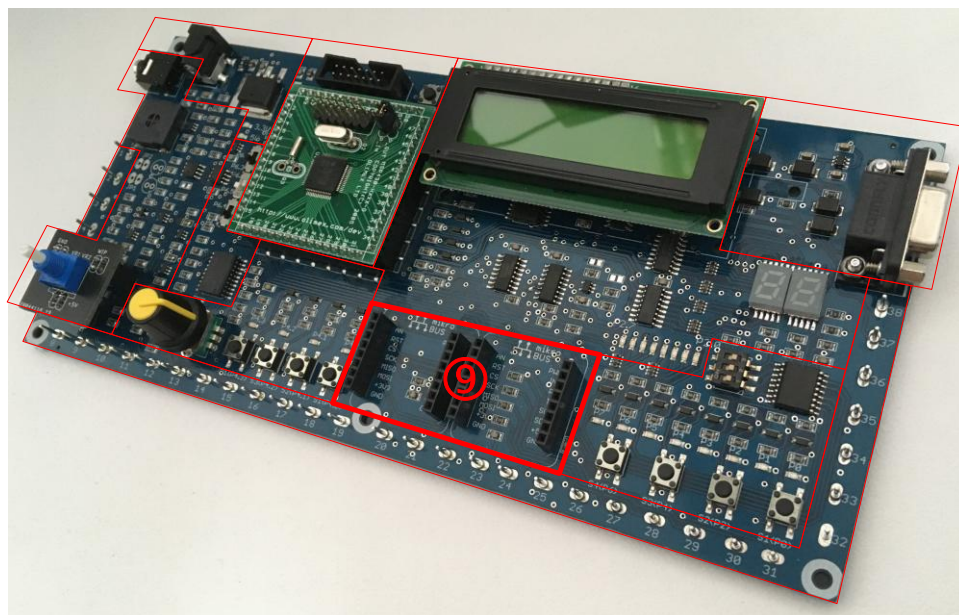
Blok 9: schematy blokowe

mikroBUS - gniazdo U\$1

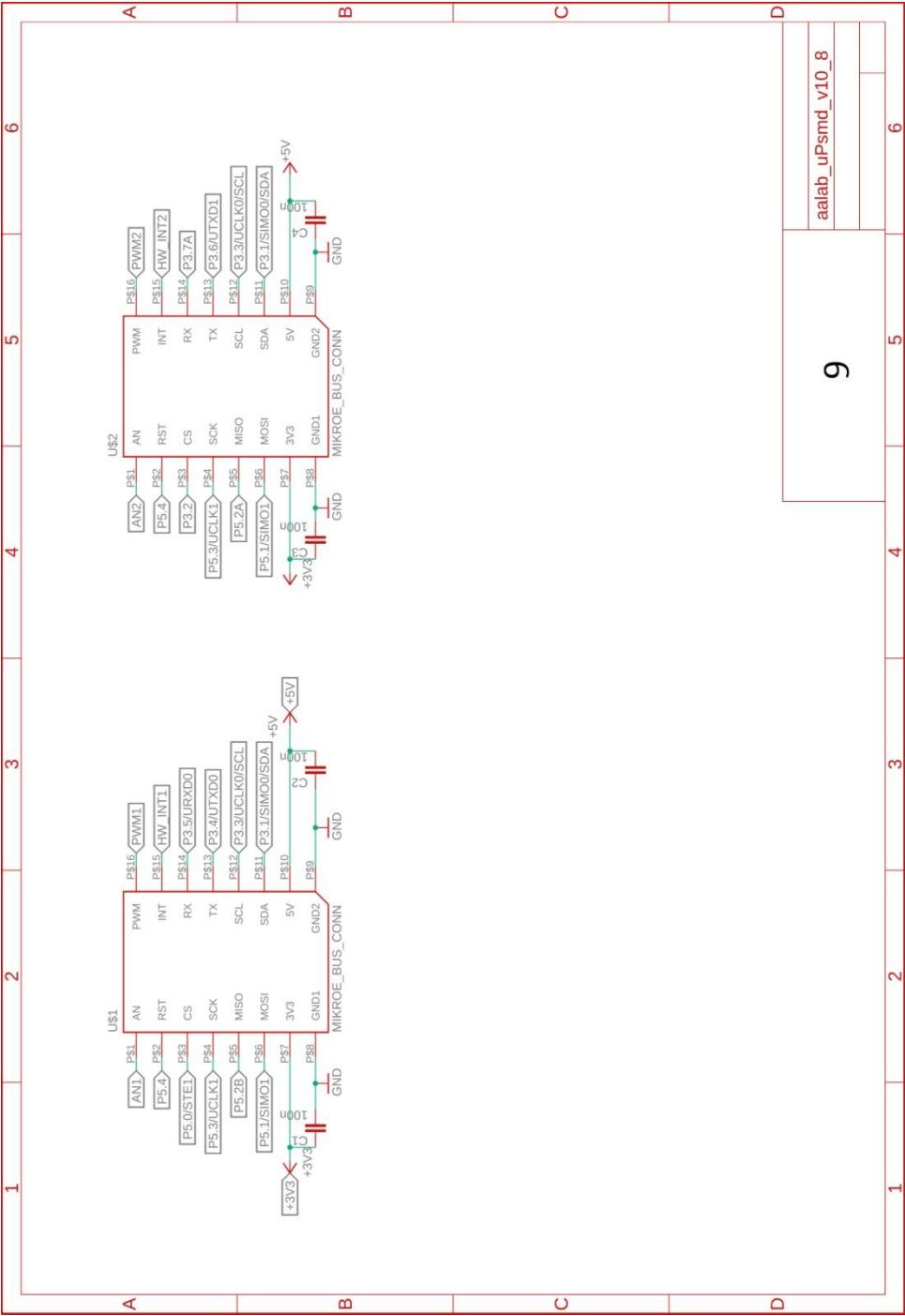


mikroBUS - gniazdo U\$2



Blok 9: położenie na płycie  
głównej systemu

Blok 9: schemat ideowy

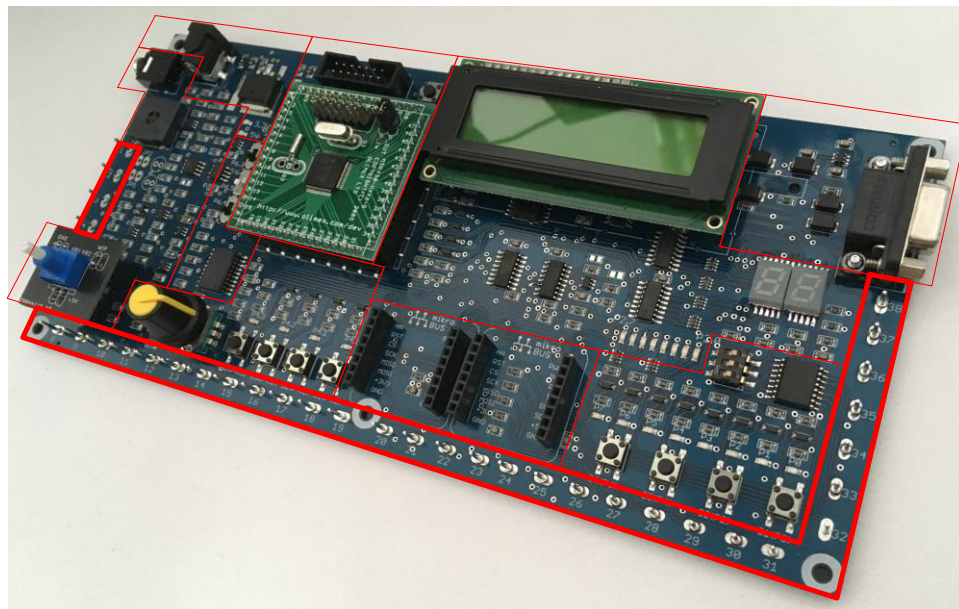




**Punkty testowe**

Punkty testowe przeznaczone są do dołączania aparatury pomiarowej (oscylloskopy, mierniki, ...) oraz zewnętrznych źródeł sygnałów cyfrowych i analogowych. Punkty rozmieszczone są przy krawędziach płytki laboratoryjnego systemu mikroprocesorowego.

Położenie punktów  
testowych na płycie  
głównej systemu



Każdy punkt testowy oznaczony jest numerem zgodnym z numerem umieszczonym na schemacie systemu mikroprocesorowego.


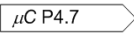

Poniższa tabela przedstawia listę punktów, ich rodzaj, opis funkcji oraz wskazanie, do którego bloku schematu ideowego punkty się odnoszą.

numer punktu	rodzaj	opis	numer bloku	MSP430	
				# pin	nazwa
1	GND	GND	-	63;62	DV <sub>SS</sub> ; AV <sub>SS</sub>
2	wy.	wzmacniacz mocy audio	6		
3	wy. we.	wzmacniacz audio ADC A2	6	61	P6.2
4	wy. we.	suwak potencjometru cyfr. wzmacniacz mocy audio	6		
5	wy.	DAC1 (wtórnik)	6		
6	we.	±5V	6		
7	wy. we.	wzm. korekc. do (6) ADC A0	6	59	P6.0
8	GND	GND	-		
9	we.	0-5V/potencjometr	6		
10	wy. we.	wzm. korekc. do (9) ADC A1	6	60	P6.1
11	wy.	filtr PWM1	4		
12	wy.	filtr PWM2	4		
13	wy.	filtr PWM3	4		
14	wy.	PWM1 (bufor P4.4)	4		
15	wy.	PWM2 (bufor P4.5)	4		

16	wy.	PWM3 (bufor P4.6)	4		
17	wy.	faza A enkodera	7	14	P1.2
18	wy.	faza B enkodera	7	13	P1.1
19	GND	GND	-		
20	wy. wy.	AND (P4.0;P4.1;P4.2;P4.3) AND (S1;S2;S3;S4)	7	15	P1.3
21	I/O	I/O P5.0	0	44	P5.0
22	I/O	I/O P3.7, RxD1	0	32	P3.7
23	I/O	I/O P3.3, SCL	0	31	P3.3
24	I/O	I/O P3.5,RxD0	0	33	P3.5
25	I/O	I/O P3.6, TxD1	0	34	P3.6
26	I/O	I/O P3.4, TxD0	0	32	P3.4
27	I/O	I/O P5.1, MOSI1	0	45	P5.1
28	I/O	I/O P5.3, CLK1	0	47	P5.3
29	I/O	I/O P3.1, SDA	0	29	P3.1
30	I/O	I/O P5.2, MISO1	0	46	P5.2
31	wy.	DAC 8-b	5		
32	GND	GND	-		
33	wy.	bufor P2.3	5		
34	wy.	bufor P2.2	5		
35	wy.	bufor P2.1	5		
36	wy.	bufor P2.0	5		
37	we/wy	LIN	8		
38	GND	GND	-		

**Legenda**

W opisach i na schematach stosowane są poniżej przedstawione symbole i oznaczenia:

- napisy na płytce - np. **P0**, **S1(P0)**, ...
- punkty testowe - 
- połączenia z  $\mu P$  - np. 
- połączenia inne - np. 

Pozostałe napisy niosą informacje dodatkowe o funkcjach przedstawianego bloku funkcjonalnego.